

文章编号:1002-2082(2011)03-0518-04

基于 PCI-E 和光纤的红外高速传输系统

黄新栋

(中国科学院 上海技术物理研究所,上海 200083)

摘要:随着红外成像探测系统向长线列和大面阵方向发展,红外数据量大幅度增加,传统的数据传输技术已不能满足这么高的传输速度要求,针对这个问题采用先进的 PCI(peripheral component interconnect,外设组件互联)Express(简称 PCI-E)技术和光纤高速传输技术,系统速度达到 100 Mbyte/s 以上,解决了红外图像超高速传输问题,并通过实验采集到了高质量的红外图像。结果表明,该系统对高速红外图像采集具有很高的实用价值。

关键词:光纤; 红外; PCI Express; 现场可编程门阵列

中图分类号:TN818; TP336

文献标志码:A

Infrared high-speed transmission system based on PCI-E and fiber

HUANG Xin-dong

(Shanghai Institute of Technical Physics, CAS, Shanghai 200083, China)

Abstract: With the rapid development of infrared technology, the higher infrared data rate is required. Aiming at the high-speed requirement of a new infrared imaging system, a novel method for infrared image high-speed transmission was proposed, which was implemented with Peripheral Component Interconnect(PCI) Express and optical fiber. The system achieved an infrared image transmission speed of over 100 Mbyte/s. The infrared imaging experimental results show that the system meets the demand for high-speed infrared image acquisition.

Key words: fiber; infrared; PCI Express; FPGA

引言

红外探测系统通过感应目标的红外辐射,将其转换为电信号输出,形成红外图像,实现目标的探测。在红外探测系统中,在保证目标能量的情况下,一般希望具有更大的视场。对于线列扫描型探测系统,在水平视场上都采用线列探测器进行 360°扫描探测的方式成像,在垂直视场上,一般采用长线列探测器实现大视场。而对于凝视型探测系统,通过增加面阵探测元数目是最直接的方法^[1]。随着红外探测技术和计算机技术的发展,红外成像技术越来越成熟,红外探测器向大面阵和长线列方向发展,目前国内外均有长线列及大面阵的红外探测器件问世。这种发展趋势的结果是导致数据的容量越来越大,

使得对图像传输和处理的实时性要求越来越高,这对数据的高速传输提出了挑战。本文研究了 PCI-E 传输和光纤传输技术,提出并实现了一种高速红外图像传输的架构,并应用于实际红外探测系统中,取得了很好的效果。

1 系统描述

本文设计的数据传输系统结构如图 1 所示。数据传输流程是红外探测器将红外辐射转换成电信号,出来的数据经过采集板转换成光信号由光纤传输进入数字处理板,经过光电转换恢复成电信号。采用光纤传输的方式大大减少了外界对图像信号的干扰,且能达到较高的传输速度。数字

收稿日期:2010-08-21; 修回日期:2010-09-08

作者简介:黄新栋(1980—),男,福建福州人,博士,主要从事电路与系统方面的研究工作。E-mail:huangxindong13@163.com

处理板上的 FPGA 将收到的图像信号进行预处理。预处理包括数据缓冲、非均匀性校正、图像滤波等。接着 FPGA 将预处理后的图像通过 PCI-E 总线送给 PC 主机进行后续算法处理及显示。

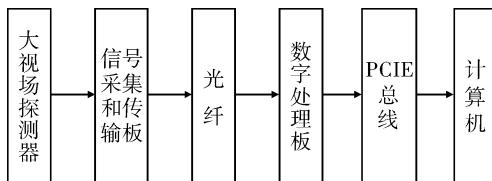


图 1 系统架构

Fig. 1 System flow

长线列或大面积阵红外探测系统要求有高的传输速率。以 2 000 元线列探测器为例,如果扫描频率为 0.2 Hz,扫描一周为 140 000 列,那么图像信息大小为 $2\ 000 \times 120\ 000 \times 0.2 \times 2 = 91\ \text{Mbyte/s}$ 。如此大的数据率对于传统的 PCI 显得力不从心,并且 PCI 采用平行的、多点下传的连接架构,很容易产生串扰现象,此外所有的信号线必须完全等长,这些问题让 PCI 的时钟频率难以提升,电压也难以下降,造成速度提升上的发展限制。大容量数据在板间传输的时候,如果采用并行传输,时钟频率一般难以提升,并行线间的干扰也容易造成数据的不稳定。因而高速的板间串行传输成为考虑的技术,串行传输的介质选择成为可靠传输的重要因素。

本文利用 PCI Express 技术及光纤技术来克服高速传输中存在的限制,并且在单片 FPGA 上实现这两种技术,具有很强的可重构性和可扩展性。

2 Virtex5 GTP Transceiver

FPGA 采用 Xilinx 公司 65 nm 工艺的 Virtex5 LXT 系列,PCI-E 和光纤的设计都利用了其内嵌的 RocketIO GTP 高速收发器,其主要特征^[2]如下:

- 1) 每个通道收发器支持从 100 Mbit/s ~3.75 Gbit/s 的全双工传输;
- 2) 收发器电平为 CML(电流型逻辑电路)可兼容多种高速接口标准(比如以太网、光纤通道等);
- 3) 收发器内嵌发送时钟生成电路和接收时钟恢复电路;
- 4) 可编程输出预加重处理和接收均衡化技术,可改善信号完整性;

5) 片内集成两种可编程差分终端电阻,50Ω 用于芯片间互连,75Ω 用于电缆连接;

6) 嵌入的 PCS 特征,如 8Bbyte/10Bbyte 编码、可编程标界检测符(comma)图样等。

3 PCI-E 技术及其硬件设计

3.1 PCI-E 介绍

PCI-E 是高性能的第三代 I/O 总线,它非常适合应用于高速数据采集系统,并开始取代 PCI 和 PCI-X 技术,成为微机系统中主流的系统互连总线。PCI-E 采用序列的、点对点的连接架构,收发数据差分传输,可以避免信号不同步并且减少干扰。PCI-E 带宽随着通道数的增加而增加。在软件层与 PCI 总线完全兼容,原有的 PCI 总线的驱动程序可以完全移植到基于 PCI-E 总线架构的系统中^[3]。

3.2 PCI-E 硬件设计

本设计采用 Virtex5 LX50T 芯片来实现 PCI-E 的应用。该芯片内置增强型 PCI-E 端点模块,完全兼容 PCI-E 标准规范 1.1 版本的协议和电气特性,与 RocketIO GTP 收发器配合,可以支持 x1、x2、x4 和 x8 的通道实现方案。同时,采用 FPGA 内置的高速收发器模块和可编程结构,可以降低成本和难度,减少设计难度和周期。

由于 PCI-E 采用 LVDS(低压差动信号)标准,而功能块 GTP 采用 CML 标准,所以两者的耦合方式应保证两端的偏置电压和电压摆幅在适当范围内,同时还要保证阻抗匹配。单通道的 PCI-E 金手指与 Virtex5 的连接图如图 2 所示。其中数据和时钟都采用交流耦合的方式连接。对于 GTP 收发器的接收端,内置了交流耦合电容,可以通过设置参数 AC_CAP_DIS_x 来决定内部是直接耦合还是交流耦合。

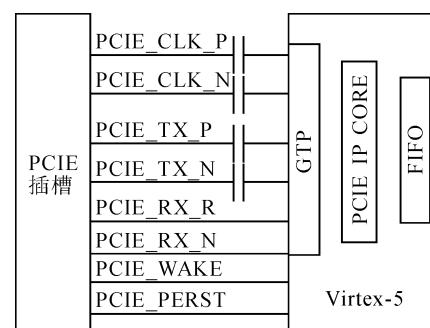


图 2 PCI-E 与 GTP 耦合

Fig. 2 Connection between PCI-E and GTP

PCI-E 的协议是比较复杂的,通过 Xilinx 公司的 Core Generator 软件生成 PCI-E IP 核,用户只需要面对 IP 核用户端的总线协议。用户端总线协议相比 PCI-E 协议简单很多,可以简化开发的难度和进度。本设计中利用了 PCI-E 总线上的 100 MHz 差分时钟。IP 核将 100 MHz 时钟变成 62.5 MHz 时钟作为用户端的时钟(也可设置为 125 MHz),数据宽度为 64 位。设计中采用了 DMA(直接存储器访问)方式传输数据,DMA 传输的启动由 CPU 控制。主机的应用程序首先设置 FPGA 中的本地端起始地址寄存器、PCI-E 端起始地址寄存器等,然后启动 DMA 传输。FPGA 通过 PCI 总线将红外图像或目标数据写入主机相应位置的内存中,当发送完一帧图像或目标的数据时,往 PCI-E 总线发一个中断,通知主机一帧图像传输完毕。主机接收到中断后,从内存中读出图像数据进行显示及其他处理。采用 DMA 方式进行数据传输节省了大量的 CPU 时间,提高了系统的效率,是实现实时数据传输的关键^[4]。FPGA 实现 PCI-E 总线传输功能如图 3 所示。

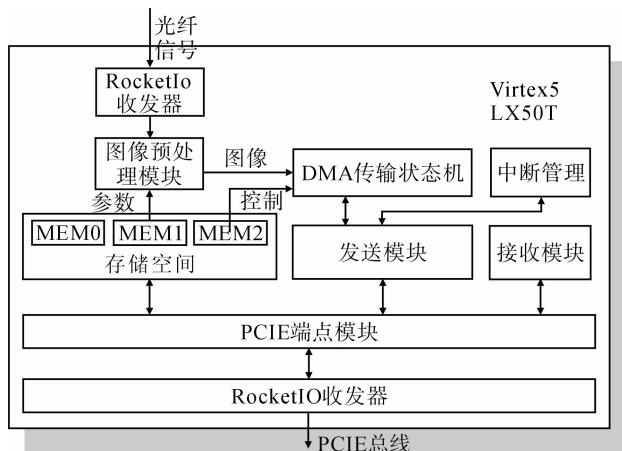


图 3 FPGA 实现 PCI-E 总线传输

Fig. 3 PCI-E transmission in FPGA

4 光纤模块设计

4.1 硬件设计

本设计光纤模块采用了安捷伦公司的光电转换模块 HFCT-5943LZ,它采用了 1 300 nm 波段的激光,传输速度从 125 Mbit/s 到 2.7 Gbit/s,传输距离可以达到 2 km。HFCT-5943LZ 的接口是 LVPECL 标准,与 Virtex5 的 GTP 之间采用交流耦合的方式连接,如图 4 所示。 C_1 和 C_2 为交流耦合电容,不能太大,也不能太小,这里设为 0.01 F。

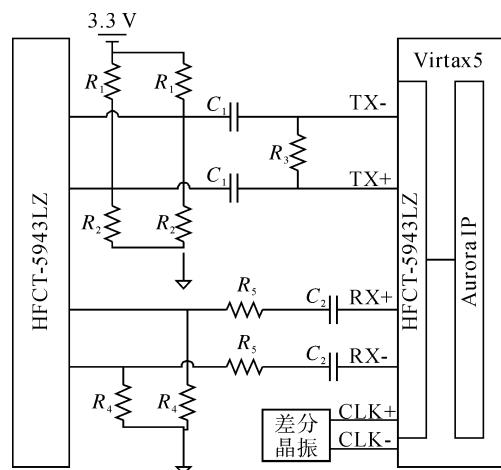


图 4 光纤与 GTP 连接图

Fig. 4 Connection between fiber and GTP

GTP 的发送端是从 CML 到 LVPECL 的耦合。 R_1 、 R_2 和 R_3 的选择应考虑如下几点:1) 输入到 HFCT-5943LZ 的直流偏压应比 V_{CC} 小 1.3 V;2) 输入阻抗应等于传输线阻抗;3) 低功耗设计。由此可得:

$$\frac{R_1}{R_1 + R_2} * 3.3 \text{ V} = 3.3 \text{ V} - 1.3 \text{ V} \quad (1)$$

$$R_1 // R_2 // R_3 = 50\Omega \quad (2)$$

式中 // 表示并联。解得 $R_1 = 2.7 \text{ k}\Omega$, $R_2 = 4.3 \text{ k}\Omega$, $R_3 = 100 \Omega$ 。

GTP 的接收端是从 LVPECL 到 CML 的耦合。在 HFCT-5943LZ 两个输出端各加一个到地的直流偏置电阻 R_4 ,电阻值选取范围可以从 142 Ω 到 200 Ω ,这里定为 142 Ω 。由于 LVPECL 的输出信号摆幅大于 CML 的接收范围,所以在信号通道上串一个 25 Ω 的电阻,这时 CML 输入端的电压摆幅变为原来的 0.67。

4.2 FPGA 设计

采用 Xilinx 公司的 Core Generator 软件生成 Aurora IP 核,时钟采用外部 125 MHz 差分晶振,从 GTP 专用时钟管脚输入,因为 RocketIO 对输入的时钟比较敏感,尤其在高频的时候,因此不建议使用经过数字时钟管理(DCM)倍频的参考时钟,因为 DCM 倍频会引入较大的时钟抖动,在 RocketIO 的高速数据传输条件下会引起不必要的编解码错误^[5]。

对于用户操作来说,数据可以有两种传输模式:一种是 streaming 模式,另一种是 framing 模式。streaming 模式下的操作比较简单,而 framing 传输模式比较完备。在这种传输模式下,可以

将任意长度的数据封装成帧,在帧头加入了帧起始信息,应用非常灵活,非常有利于需要帧标志的数据传输,如视频信号等。其一次传输从置帧起始信号 TX_SOF_N 有效开始,直到置帧结束信号 TX_EOF_N 有效,表示一帧图像传输完毕,在 aurora IP 核中会自动在数据流中插入头信息码,然后在接收端进行解码,重新恢复出帧同步信号。本设计就采用了 framing 传输模式。

5 结语

通过数据注入,对基于 PCI-E 和光纤的高速传输系统进行了速度测试,最高传输速率达到了 120 Mbyte/s。该系统同时在三波段线列红外探测系统中得到应用。三波段系统是 3 个 288 元线列探测器,扫描频率 1.4 Hz,扫描一周成像 3.6×10^4 列,数据率为 $288 * 3 * 2 * 40\,000 * 1.4 = 92$ Mbyte/s,采集到了连续而稳定的红外图像,采集的图像如图 5 所示。



图 5 大视场红外图像

Fig. 5 Wild field-of-view infrared image

考虑到红外探测系统的发展及到 PCI-E 总线取代 PCI 总线已是大势所趋,本文在红外高速传输中采用 PCI-E,极大地提高了传输速率,设计的 PCI-E x1 对以后 x2、x4、x8 通道的扩展提供了便捷。光纤传输技术大大提高了系统稳定性,实验证明该系统的设计是成功的。同时基于 FPGA 的 PCI-E 总线光纤高速数据传输系统在高速数据采集、远程控制、电子对抗等方面也具有广阔的应用前景。

参考文献:

- [1] 黄新栋, 赵佳. 大视场线扫红外图像的高速传输系统[J]. 红外技术, 2010, 32(1): 37-40.
HUANG Xin-dong, ZHAO Jia. High-speed transmission system of wild-field-of-view IR image[J]. Infrared Technology, 2010, 32(1): 37-40. (in Chinese with an English abstract)
- [2] 汪精华, 胡善清, 龙腾. 基于 FPGA 实现的 PCIE 协议的 DMA 读写模块[J]. 微计算机信息, 2010, 26(10-2): 7-9.
WANG Jing-hua, HU Shan-qing, LONG Teng. The implementation of DMA reading and writing module on FPGA based on PCI express protocol[J]. Control & Automation, 2010, 26(10-2): 7-9. (in Chinese with an English abstract)
- [3] 马萍, 唐卫华, 李绪志. 基于 PCIExpress 总线高速数采卡的设计与实现[J]. 微计算机信息, 2008, 24(9-1): 116-118.
MA Ping, TANG Wei-hua, LI Chu-zhi. Design and implementation of a high-speed data acquisition card based PCI express bus[J]. Control & Automation, 2008, 24(9-1): 116-118. (in Chinese with an English abstract)
- [4] 刘凯, 徐欣. 基于 Virtex5 的 PCI-Express 总线接口设计[J]. 现代电子技术, 2008(20): 107-109.
LIU Kai, XU Xin. PCI-express bus interface design based on Virtex5[J]. Modern Electronics Technique [J]. 2008(20): 107-109. (in Chinese with an English abstract)
- [5] 黄新栋, 张涌. Virtex5 GTP 在红外动态场景仿真中的应用[J]. 红外技术, 2009, 31(4): 224-227.
HUANG Xin-dong, ZHANG Yong. Application of Virtex5 GTP in infrared dynamic scene simulation [J]. Infrared Technology, 2009, 31(4): 224-227. (in Chinese with an English abstract)